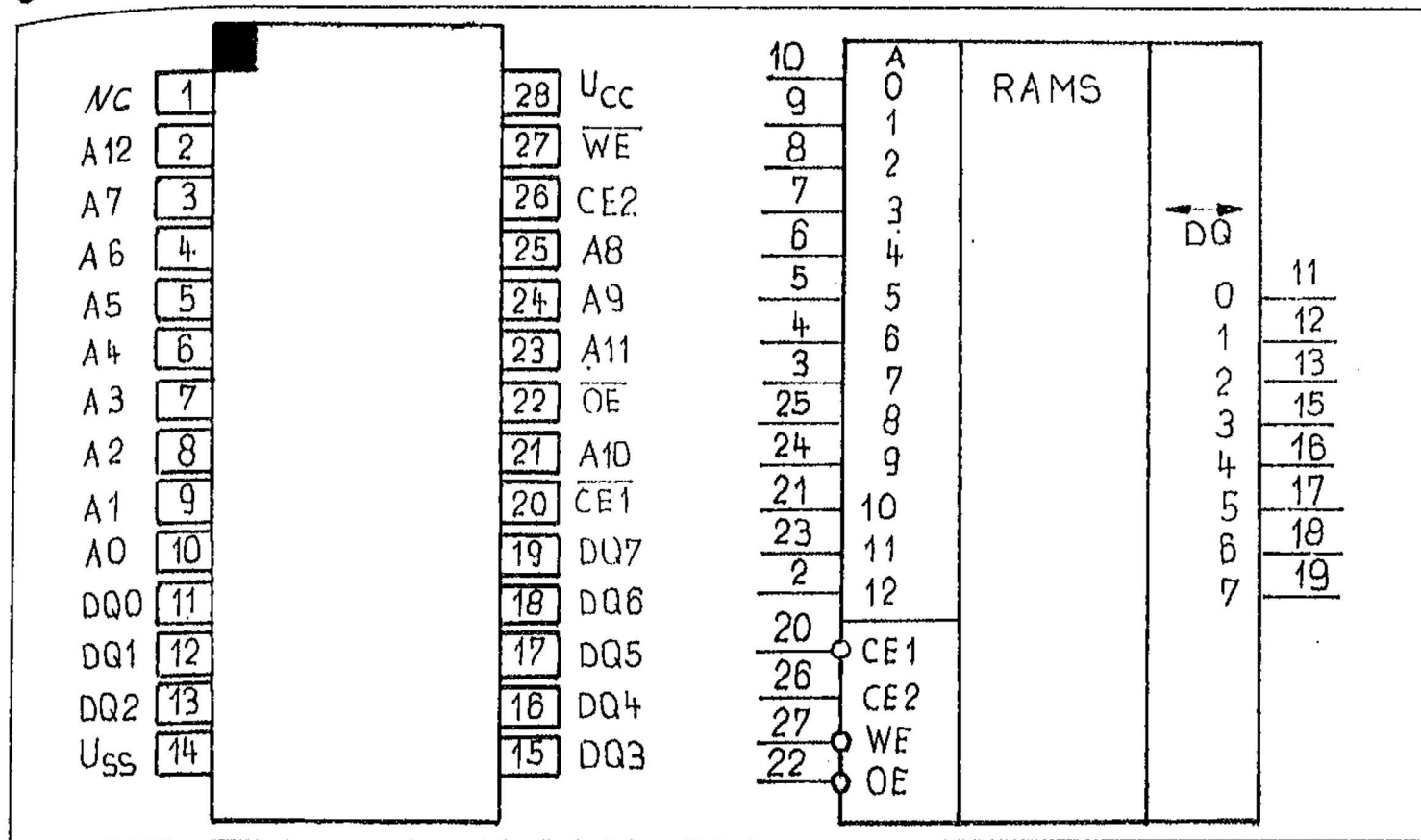




Anschlußbelegung und Schaltzeichen

Eigenschaften

- CMOS-Technologie,
- Speicherkapazität 65 536 Bit (8 k x 8 Bit),
- Betriebsspannung $+5\text{ V} \pm 10\%$,
- gemeinsame bidirektionale Datenein-/ausgänge,
- Tristate-Ausgangsstufen,
- Ein- und Ausgänge TTL-kompatibel,
- pin-kompatibel zum 64 k EPROM,
- Datenerhalt bis $U_{CC} = 2\text{ V}$ (Schlafzustand).

Ausgewählte Kennwerte

Typstandard: TGL 42563

Bauform: DIP-28, Plast (Bild 12)

Bezeichnung der Anschlüsse

- A0 bis A12 Adresseneingänge
- D0 bis D7 Datenausgänge
- $\overline{CE1}, \overline{CE2}$ Chipaktivierung
- $\overline{WE}$ Lese-Schreib-Steuerung
- $\overline{OE}$ Datenausgangs-aktivierung
- U_{SS} Bezugspotential
- U_{DD} Betriebsspannung
- NC Nicht angeschlossen

Kennwerte	DG 05 Selektionstyp	DG 07 Grundtyp	DG 10 Anfallzeit
Zugriffszeit	55 ns	70 ns	100 ns
Zykluszeit	55 ns	70 ns	100 ns
Stromaufnahme bei minimaler Zykluszeit	200 mA	170 ns	120 ns
Betriebsspannung	$U_{CC} = 4,5 \text{ bis } 5,5\text{ V}$		
Schlafstromaufnahme	$I_{CCS} \leq 10\text{ }\mu\text{A}$		
Ruhestromaufnahme	$I_{CCR} \leq 100\text{ }\mu\text{A}$		
Betriebstemperaturbereich	$T_a = -25 \text{ bis } 85\text{ }^\circ\text{C}$		

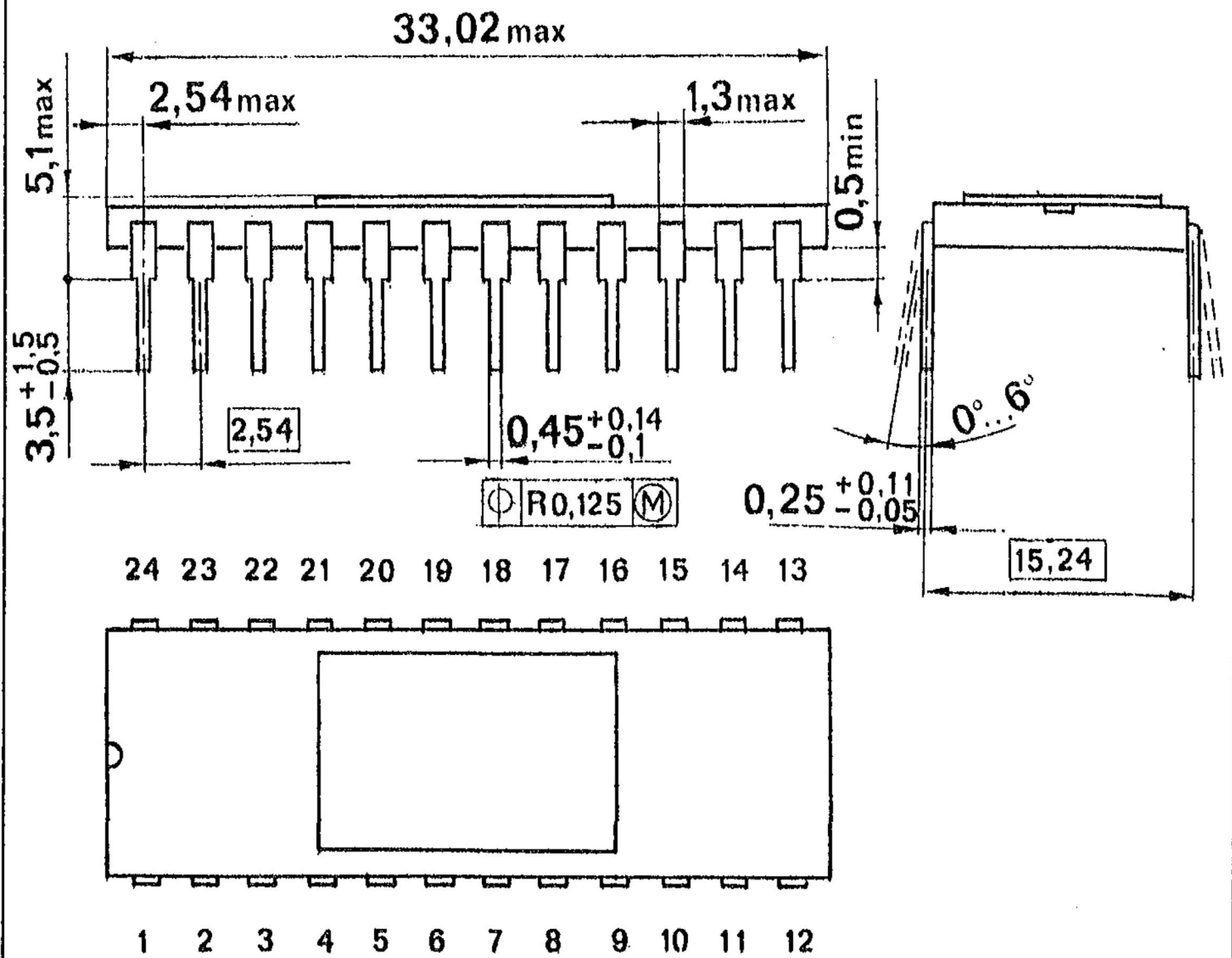


Bild 11 (DIP-24, Keramik)

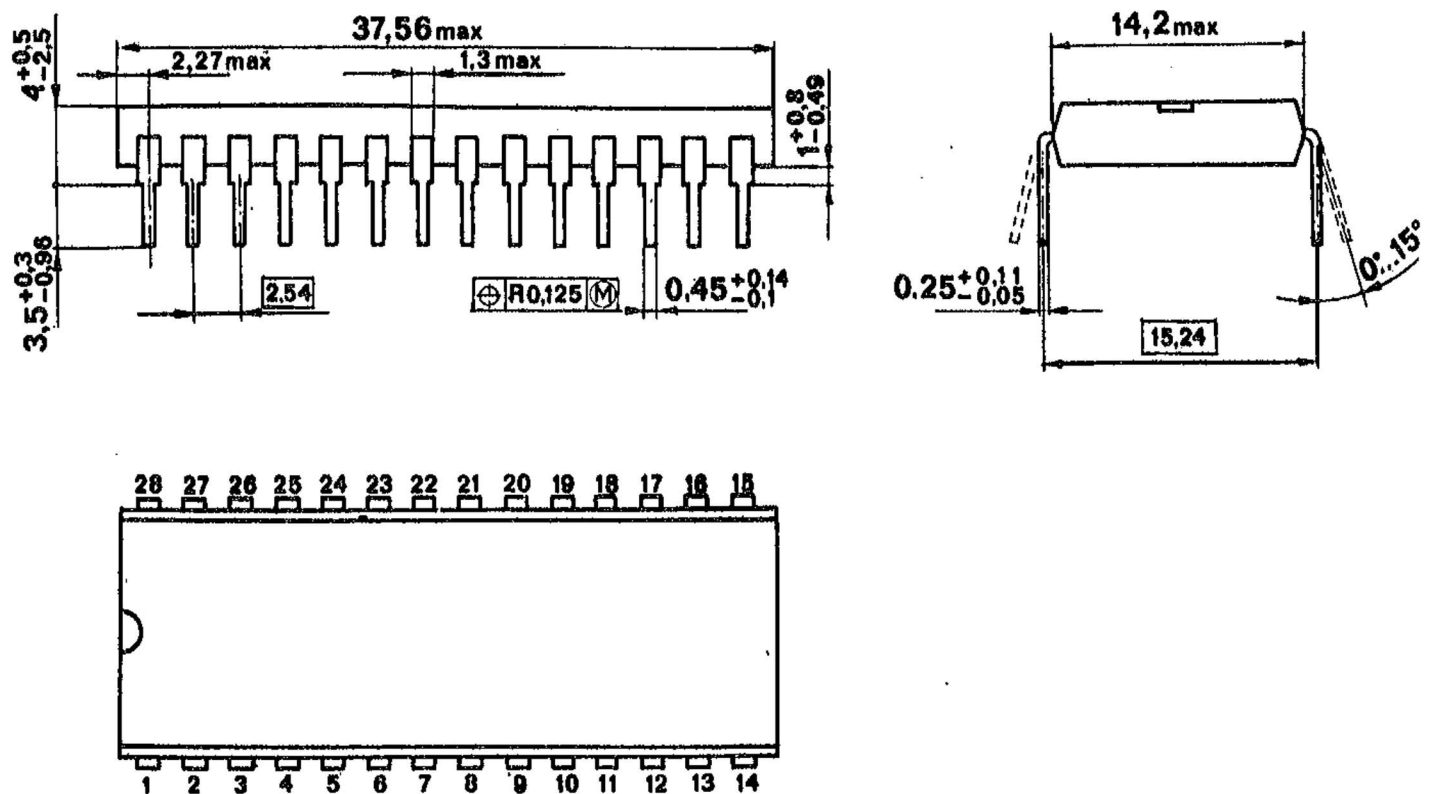


Bild 12 (DIP-28, Plast)