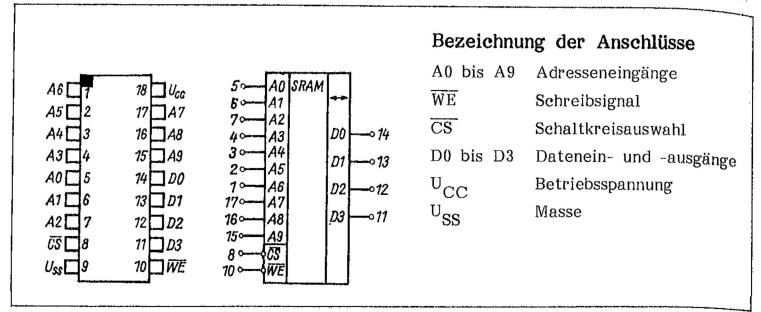
## U 214 D Statischer (1 k x 4) Bit RAM



Anschlußbelegung und Schaltzeichen

Typstandard: TGL 42232

Bauform: DIP-18, Plast (Bild 6)

## Eigenschaften

- NMOS-Technologie,
- alle Ein- und Ausgänge TTL-kompatibel,
- Reduzierung der Stromaufnahme im Ruhezustand auf 40 %,
- Tristate-Ausgänge.
- Der Übersichtsschaltplan besteht aus folgenden Teilschaltungen:
  - \* Speichermatrix mit 64 Zeilen und 64 Spalten,
  - \* Adresseneingangsschaltungen für 10 Adressenleitungen,
  - \* Zeilendekoder (64), Spaltendekoder (16),
  - \* 4 bidirektionale Datenein/-ausgangsstufen mit Leseverstärker,
  - \* Chipauswahlsteuerung (Power-down-Steuerung),
  - \* Schreib-Lese-Steuerung,
  - \* Substratvorspannungsgenerator.

## Ausgewählte Kennwerte

Kennwert	Kurz- zeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung	UCC		4,75		5,25	V
Adressenzugriffszeit	tAVDV	U 214 D 20			200	ns
	tAVDV	U 214 D 30			300	ns
	t <sub>AVDV</sub>	U 214 D 45			450	ns
Stromaufnahme	$I_{CCO}$	U 214 D 20			120	mA
	ICCO	U 214 D 30			95	m A
	ICCO	U 214 D 45			95	m A
Ruhestrom	ICCR				40	mA

