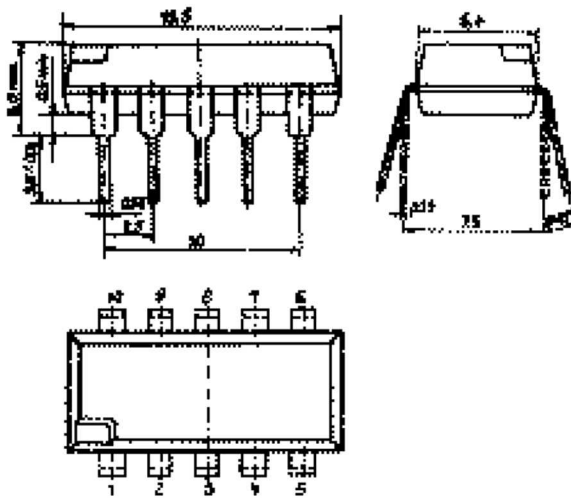


SMY 60

Doppel-MOS-Feldeffekttransistor



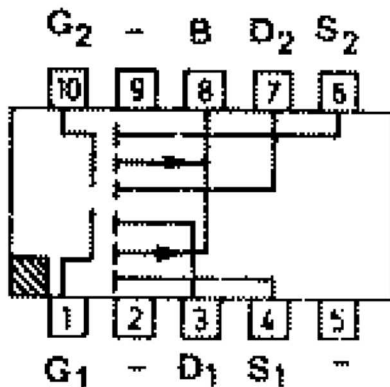
Bauform K 21.D2.1.10

TGL 26 173

Abmessung in mm

Masse = 0,79

- 1 = Gate 1 G_1
- 2 = -
- 3 = Drain 1 D_1
- 4 = Source 1 S_1
- 5 = -
- 6 = Source 2 S_2
- 7 = Drain 2 D_2
- 8 = Bulk
- 9 = -
- 10 = Gate 2 G_2



Anschlußbelegung und
elektrisches Schaltbild

Der SMY 60 ist ein p-Kanal-MOS-Doppeltransistor vom Anreicherungstyp ohne Gateschutzdiode mit getrennt herausgeführten Substratanschluß, eingebaut in einem 10-poligen DIL-Plastgehäuse, vorwiegend für den Einsatz in analogen Schaltungen

Vorläufige technische Daten

Kennwerte bei $T_a = 25^\circ\text{C}$ je Transistor

	min.	typ	max.	Einh.
Gateereststrom I_{GSS}	-	-	10^{-13}	A
$-U_{GS} = 5\text{ V}$				
$-U_{OS} = 0\text{ V}$				
$-U_{SB} = 0\text{ V}$				
Drainreststrom $-I_{OSS}$	-	-	100	nA
$-U_{OS} = 20\text{ V}$				
$-U_{GS} = 0\text{ V}$				
$-U_{SB} = 0\text{ V}$				
Drainstrom $-I_D$	3,0	-	-	mA
$-U_{OS} = 2\text{ V}$				
$-U_{GS} = 10\text{ V}$				
$-U_{SB} = 0\text{ V}$				
Schwellspannung $-U_T$	3,0	-	-	V
$U_{OS} = U_{GS}$				
$U_{SB} = 0\text{ V}$				
$-I_D = 10\ \mu\text{A}$				
Eingangskapazität C_{gss}	-	-	-	pF
$U_M = 200\text{ mV}$				
$f = 0,5 \dots 2\text{ MHz}$				
Eingangsoffsetspannung U_{GS1-U}				
$-I_{OS} = 1\text{ mA}$	-	-	200	mV

Informationskennwert:

		max.	typ	max.	Einheit
Thermische Drift der Eingangsoffsetspannung im Bereich $a = -25 \text{ }^{\circ}\text{C} \dots +70 \text{ }^{\circ}\text{C}$ $-I_{DS} = 1 \text{ mA}$	$\frac{d(U_{GS1} - U_{GS2})}{d}$			10	$\frac{\text{mV}}{\text{Grad}}$

Grenzwerte:

Drain-Bulk-Spannung	U_{DB}	-25 ... + 0,3 V			
Gate-Bulk-Spannung	U_{GB}	-25 ... + 0,3 V			
Source-Bulk-Spannung	U_{SB}	-15 ... + 0,3 V			
Drain-Source-Spannung	U_{DS}	-25 ... + 0,3 V			
Gate-Source-Spannung	U_{GS}	-25 ... + 0,3 V			
Drain-Gate-Spannung	U_{DG}	-30 ... + 30 V			
Drainstrom	$-I_D$		20 mA		
Kanalverlustleistung	P_{OS}		200 mW		
Gesamtverlustleistung	P_{tot}		250 mW		
Betriebstemperatur	a	-25 ... + 70 $^{\circ}\text{C}$			
Lagertemperatur	s	-40 ... +125 $^{\circ}\text{C}$			

Hinweis: Die Einbau- und Lötvorschriften für p-Kanal-MOS-Bauelemente in Dual-in-line Bauform sind zu beachten. Da die Transistoren ohne Gateschutzdiode ausgerüstet sind, sind außer den üblichen Behandlungsvorschriften für Transistoren mit Gateschutzdioden in der Anwenderschaltung schaltungstechnische Maßnahmen zu ergreifen, die die Gatespannung auf einen zulässigen Wert (Grenzwert) begrenzen.

Änderungen im Zuge der technischen Weiterentwicklung vorbehalten.